

## BUNDESREPUBLIK DEUTSCHLAND

#2

REC'D 04 SEP 2000  
WIPO PCT



EP 00 / 06476

**Prioritätsbescheinigung über die Einreichung  
einer Patentanmeldung**

**Aktenzeichen:** 199 33 135.9 E J K W

**Anmeldetag:** 19. Juli 1999

**Anmelder/Inhaber:** Deutsche Thomson-Brandt GmbH,  
Villingen-Schwenningen/DE

**Bezeichnung:** Galvanische Isoliervorrichtung mit Optokoppler für  
bidirektionale Verbindungsleitungen

**IPC:** H 04 L 5/16

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Anmeldung.

München, den 02. Juni 2000  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

REC'D 04 SEP 2000

WIPO

PCT

**Galvanische Isoliervorrichtung mit Optokoppler für  
bidirektionale Verbindungsleitungen**

Die Erfindung betrifft eine galvanische Isoliervorrichtung für  
5 bidirektionale Verbindungsleitungen/Busleitungen unter  
Verwendung von Optokopplern.

Stand der Technik

- 10 Die Erfindung geht aus von einer galvanischen  
Isoliervorrichtung für bidirektionale Verbindungsleitungen  
nach der Gattung der unabhängigen Ansprüche 1 und 2. Werden  
mehrere unabhängige Geräte miteinander über Leitungen  
zusammengeschaltet, so ist es oftmals erforderlich eine  
15 galvanische Isolierung der zusammengesetzten Komponenten  
voneinander vorzusehen. Dies gilt insbesondere immer dann,  
wenn die verbundenen Geräte z.B. in einem Gebäude verteilt  
aufgestellt sind. In dieser Situation können nämlich größere  
Potentialdifferenzen zwischen den Geräten auftreten, die z.B.  
20 bedingt sind durch unterschiedliche Potentiale auf den  
Stromversorgungsleitungen. Solche Potentialdifferenzen können  
im Bereich von einigen Millivolt bis zu mehreren Volt  
auftreten. Potentialdifferenzen dieser Art können mehr oder  
weniger stabil vorliegen. Sie können variieren z.B.  
entsprechend des momentanen Gesamtstromverbrauchs im Gebäude.  
Sie können aber auch kurzzeitig mit zerstörerischer Wirkung  
ausfallen z.B. bedingt durch Blitzeinschlag im Gebäude selbst  
oder in der Nachbarschaft des Gebäudes.
- 30 Im weniger schweren Fall werden lediglich die Datensignale  
bzw. Steuersignale, die über die Busverbindungen laufen,  
verfälscht. Sie können aber bis zur Zerstörung der  
angeschlossenen Schaltungsteile führen.

Häufig besteht das Problem von unerwünschten Masseschleifen verursacht durch die Verbindungsleitungen. Z.B. kann induzierter Strom durch die Kabelabschirmung der Busverbindung fließen und ebenfalls die übertragenen Datensignale verfälschen. Wenn die induzierte Potentialdifferenz groß genug ist, könnten auch Personen zu Schaden kommen, die zufällig mit dem entsprechenden Busverbindungskabel hantieren.

10 Deshalb ist die Forderung nach vollständiger galvanischer Trennung der über Leitungen miteinander verbundenen Stationen erforderlich.

Ein Beispiel eines Bussystems, bei dem eine galvanische  
15 Trennung der miteinander verbunden Komponenten gefordert ist, ist der in der letzten Zeit immer mehr Bedeutung erlangende Busstandard IEEE 1394. Die genaue Bezeichnung dieses Busstandards lautet: IEEE Std 1394 - 1995, "IEEE Standard for a high performance serial bus" vom 12.12.1995.

20

Es handelt sich um ein Bussystem bei dem zwei Datenleitungspaare sowie zwei Stromversorgungsleitungen Masse und  $V_{CC}$  sowie eine Kabelabschirmung im Busverbindungskabel enthalten sind. Mit den beiden Datenleitungspaaren ist  
25 synchrone serielle Datenübertragung im Vollduplexbetrieb möglich. Eine der wohl herausragendsten Eigenschaften des Bussystemes ist, daß Datenübertragung mit sehr hohen Datenraten von 100 Megabit pro Sekunde bis zu 400 Megabit pro Sekunde möglich ist.

30

Im Hinblick auf die Realisierung einer galvanischen Trennung von über den Bus miteinander verbundenen Stationen, sind in dem erwähnten Standard im Anhang J.6 zwei konkrete

Schaltungsrealisierungen angegeben. In beiden Fällen wird eine galvanische Trennung zwischen Data-Link-Layer-Baustein und Physical-Layer-Baustein vorgenommen. Im einen Fall wird für die galvanische Trennung ein Transformator verwendet, der  
5 entsprechend mit Widerständen und Kondensatoren beschaltet ist und im anderen Fall wird für die galvanische Trennung eine kapazitive Entkopplung vorgesehen. Bei diesen Lösungen wurde aber davon ausgegangen, daß Data-Link-Layer-Baustein und Physical-Layer-Baustein als getrennte Chips vorhanden sind. Es  
10 hat sich im nachhinein gezeigt, daß die kapazitive Isolation der beiden Bausteine in der Praxis bei den hohen Frequenzen keine zuverlässige Lösung darstellt. Signalverfälschungen und Störeinstrahlungen sind aufgetreten. Bei der galvanischen Isolierung mit Transformator besteht außerdem der Nachteil,  
15 daß diese Lösung nicht mehr eingesetzt werden kann, wenn Data-Link-Layer-Baustein und Physical-Layer-Baustein der Busschnittstelle auf einem einzigen Chip integriert werden sollen.

20 Weiterhin ist es bekannt sogenannte Optokoppler für die galvanische Trennung von miteinander verbundenen Schaltungseinheiten einzusetzen.

#### Erfindung

Es ist Aufgabe der Erfindung, eine galvanische Isoliervorrichtung insbesondere für bidirektionale Verbindungsleitungen anzugeben, die auch bei sehr hohen Frequenzen zuverlässig arbeitet und sehr leicht auf einem Chip  
30 integriert werden kann.

Die Aufgabe wird durch die Merkmale der unabhängigen Ansprüche 1 und 2 gelöst. Gemäß einer ersten Ausführungsform der

Erfindung besteht die galvanische Isoliervorrichtung für bidirektionale Verbindungsleitungen aus zwei separaten Optokopplern pro bidirektionaler Verbindungsleitung und einer Steuereinheit, die in Abhängigkeit von Steuersignalen, die von einer der beiden Schaltungseinheiten ausgegeben werden, Schaltsignale erzeugt, die über entsprechende Schalter einen der beiden Optokoppler aktivieren und den anderen deaktivieren und so dann eine Übertragung von Signalen über die Verbindungsleitung in eine Richtung zu gestatten. Bei dieser Lösung sind keine schlecht integrierbaren Komponenten wie Transformatoren nötig. Auch die erwähnte Steuereinheit kann einfach aufgebaut sein und läßt sich gut auf einem Chip integrieren.

Die zweite erfindungsgemäße Lösung gemäß Anspruch 2 kommt mit nur einem Optokoppler pro bidirektionaler Verbindungsleitung aus. Dies wird dadurch erreicht, daß die Steuereinheit so modifiziert wird, daß sie in Abhängigkeit von den Steuersignalen, die von einer der beiden miteinander verbundenen Schaltungseinheiten ausgegeben werden, die Wirkrichtung des Optokopplers in Bezug auf die zugehörige Verbindungsleitung umschaltet. Hierbei sind lediglich für die Schaltvorgänge zwei Schalter mehr vorzusehen. Die Implementierung derartiger Schalter stellt kein Problem für das Chipdesign dar. Deshalb wird mit dieser Lösung eine besonders einfach zu integrierende galvanische Isoliervorrichtung bereitgestellt.

Durch die in den abhängigen Ansprüchen aufgeführten Maßnahmen sind weitere vorteilhafte Weiterbildungen und Verbesserungen der in den Ansprüchen 1 und 2 genannten Vorrichtungen möglich. Gemäß Anspruch 4 kann die galvanische Isoliervorrichtung sehr vorteilhaft zwischen einem Data-Link-Layer-Baustein und einem

Physical-Layer-Baustein einer Busschnittstelle vorgesehen sein. Wird die Lösung bei einer IEEE 1394-Busschnittstelle eingesetzt, so ist es ausreichend, wenn die jeweilige Steuereinheit die Steuersignale auf den beiden Steuerleitungen CTL[0:1] des Verbindungsbusses zwischen den beiden Bausteinen auswertet um den entsprechenden Optokoppler zu aktivieren bzw. die Wirkrichtung des Optokopplers umzuschalten.

Für die Umschaltung zwischen den Optokopplern oder zur Umschaltung der Wirkrichtung des Optokopplers können als Schalter insbesondere Tristate-Treiber sinnvoll eingesetzt werden, die von der Steuereinheit entsprechend angesteuert werden.

15

#### Zeichnungen

Ausführungsbeispiele der Erfindung sind in den Zeichnungen dargestellt und werden in der nachfolgenden Beschreibung näher erläutert. Es zeigen:

20

- Figur 1 Die Verbindungsleitungen zwischen Data-Link-Baustein und Physical-Layer-Baustein entsprechend des IEEE 1394 Standards;
- Figur 2 die prinzipielle Anordnung von Data-Link-Layer-Baustein galvanischer Isoliervorrichtung und Physical-Layer-Baustein;
- Figur 3 den Aufbau der galvanischen Isoliervorrichtung gemäß eines ersten Ausführungsbeispiels der Erfindung;
- Figur 4 ein Zustandsdiagramm der Steuereinheit der galvanischen Isoliervorrichtung gemäß Figur 3;
- Figur 5 den Aufbau der galvanischen Isoliervorrichtung gemäß einem zweiten Ausführungsbeispiel der Erfindung.

30

Ausführungsbeispiele der Erfindung

Die Erfindung wird am Beispiel einer galvanischen Isoliervorrichtung für eine IEEE 1394-Busschnittstelle  
5 erläutert. Figur 1 zeigt den prinzipiellen Aufbau einer IEEE 1394-Busschnittstelle. Diese besteht aus den beiden Bausteinen Data-Link-Layer-Baustein 10 und Physical-Layer-Baustein 20. Diese beiden Bausteine können auf separaten Chips integriert sein. Es ist jedoch erwünscht, diese Bausteine zusammen auf  
10 einem einzigen Chip zu integrieren. Die Verbindung zwischen den Bausteinen geschieht mit zwei bidirektionalen Steuerleitungen CTL [0:1], und z.B. acht bidirektionalen Datenleitungen D [0:7], sowie einer unidirektionalen Steuerleitung LREQ ausgehend vom Data-Link-Layer-Baustein  
15 sowie einer vom Physical-Layer-Baustein ausgehenden Steuerleitungen SCLK für den Systemtakt. Der Klarheit wegen wird noch erwähnt, daß die Verbindung zu einer weiteren IEEE 1394-Busschnittstelle über nicht eingezeichnete externe Verbindungsleitungen geschieht, die an den Physical-Layer-  
20 Baustein 20 angeschlossen werden. Dementsprechend sind an dem Data-Link-Layer-Baustein 10 Anschlüsse vorhanden, die die IEEE 1394-Busschnittstelle mit einer Applikations-Einheit verbinden. Für weitere Einzelheiten zu dem Aufbau und der Funktionsweise der Bausteine Data-Link-Layer-Baustein und Physical-Layer-Baustein wird auf den schon zuvor erwähnten IEEE 1394-Standard verwiesen.

Gemäß einem Vorschlag in dem IEEE 1394-Standard wird die galvanische Isoliervorrichtung 30 zwischen dem Data-Link-  
30 Layer-Baustein 10 und dem Physical-Layer-Baustein 20 vorgesehen. Dies ist in Figur 2 dargestellt.

Der Aufbau der galvanischen Isoliervorrichtung 30 ist in Figur 3 für ein erstes Ausführungsbeispiel wiedergegeben. Darin wird mit der Bezugszahl 31 eine Optokoppler-Einheit bezeichnet. In dieser Einheit sind zwei separate Optokoppler 311, 312

5 enthalten. Diese sind antiparallel geschaltet, so daß das lichtemittierende Glied des einen Optokopplers mit dem Teil der bidirektionalen Verbindungsleitung verbunden ist, der mit dem Data-Link-Layer-Baustein 10 in Verbindung steht und das lichtemittierende Glied des anderen Optokopplers von dem Teil

10 der Verbindungsleitung gespeist wird, der mit dem Physical-Layer-Baustein in Verbindung steht. In dem gezeigten Beispiel ist die Steuerleitung CTL[0] mit der Optokopplereinheit 31 verbunden. Zwischen den beiden Optokopplern sind auf jeder Seite der Optokopplereinheit 31 jeweils ein Tristate-Treiber 32

15 geschaltet. Die beiden dargestellten Tristate-Treiber 32 werden durch komplementäre Enablesignale  $\overline{EN}$  und EN geschaltet. Hierauf wird nachfolgend noch genauer eingegangen. Die Tristate-Treiber 32 bewirken nun das folgende. Sie können entweder in einen hochohmigen Zustand geschaltet werden oder

20 in einen niederohmigen Zustand in dem sie Signale durchlassen. Wenn jetzt der Tristate-Treiber 32 auf der Seite des Data-Link-Layer-Bausteins 10 niederohmig geschaltet ist, ist ein Signalfluss über die Steuerleitung CTL[0] vom Physical-Layer-Baustein 20 ausgehend über den unteren Optokoppler 312 zum Data-Link-Layer-Baustein 10 möglich. Der umgekehrte Signalfluß ist gleichzeitig gesperrt, da der Tristate-Treiber 32 auf der Seite des Physical-Layer-Bausteins 20 gleichzeitig hochohmig geschaltet ist. Parallel dazu kann natürlich auch gleichzeitig eine Abschaltung des oberen Optokopplers gemacht sein. Im

30 umgekehrten Fall, d.h. wenn der linke Tristate-Treiber 32 hochohmig geschaltet ist und der rechte Tristate-Treiber 32 niederohmig geschaltet ist, ist ein Signalfluß vom Data-Link-Layer-Baustein 10 zum Physical-Layer-Baustein 20 über die



Steuer-Leitung CTL[0] möglich. Das Umschalten der Tristate-Treiber 32 geschieht mit Hilfe der Steuersignale EN und  $\overline{EN}$  durch die Steuereinheit 33. Dazu wertet die Steuereinheit 33 die Signalzustände auf den beiden Steuerleitungen CTL[0:1] aus. Zur vollständigen Funktion werden der Steuereinheit 33 noch das Taktsignal SCLK oder ein davon abgewandeltes Taktsignal sowie ein Reset-Signal zugeführt.

Im IEEE 1394-Standard ist vorgesehen, daß der Physical-Layer-Baustein 20 die Kontrolle über die bidirektionalen Verbindungsleitungen CTL[0:1] und D[0:7] hat. Der Data-Link-Layer-Baustein 10 darf nur dann diese bidirektionalen Verbindungsleitungen treiben, wenn der Physical-Layer-Baustein 20 seine Kontrolle über diese Leitungen an den Data-Link-Layer-Baustein 10 abgibt. Eine volle Erläuterung wann und wie der Physical-Layer-Baustein 20 seine Kontrolle über die bidirektionalen Verbindungsleitungen abgibt, findet sich in Anhang J des IEEE 1394-Standards. Ein Zustandsdiagramm für die Steuereinheit 33, daß die Spezifikationen des IEEE 1394-Standards erfüllt, ist in Figur 4 gezeigt und wird nachfolgend näher erläutert.

Zuvor wird noch darauf hingewiesen, daß die in Figur 3 gezeigte Struktur mit den Tristate-Treibern 32 und der Optokoppleranordnung 31 für jede der bidirektionalen Verbindungsleitungen zwischen Data-Link-Layer-Baustein 10 und Physical-Layer-Baustein 20 vorhanden sein muß, also für die Steuerleitungen CTL[0:1] und die Datenleitungen D[0:7]. Für die beiden unidirektionalen Steuerleitungen LREQ und SCLK müssen bei einer vollständigen galvanischen Isolierung einfache Optokoppler vorhanden sein, die aber lediglich in eine Richtung wirken müssen entsprechend der Unidirektionalität dieser Leitungen.

Das Zustandsdiagramm der Steuereinheit 33 zeigt 4 Zustände. Nach einem Reset bzw. nach der Initialisierung der Busschnittstelle wird die Steuereinheit 33 in den Zustand IDLE

5 versetzt. In diesem Zustand gibt die Steuereinheit als Ausgangssignale die logischen Zustände  $EN=0$  und  $\overline{EN}=1$  aus. Dies ist gleichbedeutend mit der Umschaltung des linken Tristate-Treibers 32 von Figur 3 in den niederohmigen Zustand und der Umschaltung des rechten Tristate-Treibers 32 in den

10 hochohmigen Zustand. Der Signalfluß über alle bidirektionale Leitungen geht daher vom Physical-Layer-Baustein 20 zum Data-Link-Layer-Baustein 10. Dieser Zustand wird verlassen, wenn auf beiden Steuerleitungen CTL[0] und CTL[1] der logische Pegel 1 in einem Taktzyklus detektiert wurde. Dann wird die

15 Steuereinheit 33 in den Zustand CHECK0 versetzt. Sie wartet dann ab, welchen Zustand die beiden Steuerleitungen im nächsten Taktzyklus aufweisen. Sollten beide Steuerleitungen den Zustand logisch 0 aufweisen, wird die Steuereinheit 33 in den Zustand LINK versetzt. In allen anderen Fällen fällt die

20 Steuereinheit 33 in den IDLE Zustand zurück. Im LINK-Zustand wird als Ausgangssignal die Kombination  $EN=1$  und  $\overline{EN}=0$  ausgegeben. Dies ist gleichbedeutend mit der Abgabe der Kontrolle über die bidirektionalen Verbindungsleitungen an den Data-Link-Layer-Baustein 10. Somit ist dann der linke

25 Tristate-Treiber 32 von Fig. 3 in den hochohmigen Zustand versetzt und der rechte Tristate-Treiber 32 in den niederohmigen Zustand geschaltet. Der Signalfluß für alle bidirektionalen Leitungen geht dann also aus vom Data-Link-Layer-Baustein 10 zu dem Physical-Layer-Baustein 20. Sollte in

30 diesem Zustand auf beiden Steuerleitungen CTL[0:1] der Logisch 0-Zustand anstehen, so verläßt die Steuereinheit 33 den LINK-Zustand und wechselt über in den CHECK1-Zustand. In diesem Zustand wird überprüft, ob im nachfolgendem Taktzyklus über

beide Steuerleitungen ebenfalls der logische Zustand 0 geliefert wird. Ist dies der Fall, wechselt die Steuereinheit 33 zum IDLE-Zustand zurück. Andernfalls geht sie in den LINK-Zustand über.

5

Die alternative Ausführungsform einer galvanischen Trennvorrichtung gemäß der Erfindung wird nun anhand der Figur 5 näher erläutert. Gleichartige Komponenten sind mit den selben Bezugszeichen bezeichnet wie in Figur 3. Der Unterschied zu der Lösung gemäß Figur 3 besteht darin, daß in der Optokoppler-Einheit 31 nur noch ein Optokoppler pro bidirektionaler Verbindungsleitung vorgesehen ist. Dessen Wirkrichtung wird aber in Abhängigkeit der Signale auf den Steuerleitungen CTL [0:1] umgeschaltet. Dies geschieht mit vier Tristate-Treibern 32 pro Verbindungsleitung. Die Steuereinheit 33 ist dabei genauso aufgebaut wie im Beispiel der Figur 3. Sie funktioniert nach dem gleichen Zustandsdiagramm wie in Figur 4 dargestellt. Im IDLE-Zustand wird sie also über die Leitungen EN und  $\overline{EN}$  die logischen Zustände 0 und 1 ausgeben. Dadurch wird der erste der beiden Tristate-Treiber 32 auf der linken Seite von Figur 5 hochohmig geschaltet und der zweite Tristate-Treiber dementsprechend niederohmig. Der erste der beiden Tristate-Treiber auf der rechten Seite von Figur 5 wird dementsprechend ebenfalls hochohmig geschaltet und der andere niederohmig. Der Signalfluss ist dann wie folgt. Das Signal fließt über die Datenleitung D[0] ausgehend vom Physical-Layer-Baustein 20 als Sender zum zweiten Tristate-Treiber 32 auf der linken Seite von Figur 5 über den Optokoppler zum zweiten Tristate-Treiber 32 auf der rechten Seite von Figur 5 und von dort zum Data-Link-Layer-Baustein. Im anderen Zustand LINK werden auf den Leitungen EN und  $\overline{EN}$  die logischen Signale 1 und 0 ausgegeben. Dies schaltet den Signalfluß um. Damit arbeitet der Data-Link-

10

15

20

30

Layer-Baustein 10 als Sender. Die Daten passieren den ersten Tristate-Treiber 32 auf der linken Seite von Figur 5, den Optokoppler in der Optokoppler-Einheit 31, den ersten Tristate-Treiber 32 auf der rechten Seite von Figur 5 und gelangen von dort an den Eingang des Physical-Layer-Bausteins 20.

Die beschriebenen Ausführungsformen einer galvanischen Isoliervorrichtung können nicht nur für den Busstandard IEEE 1394 vorteilhaft eingesetzt werden. Sie können immer dort Anwendung finden, wenn bidirektionale Verbindungsleitungen mit galvanischer Isolierung versehen werden sollen. Dieses Problem kann auch bei anderen Bussystemen auftreten.

### Ansprüche

1. Galvanische Isoliervorrichtung mit Optokoppler für  
5 bidirektionale Verbindungsleitungen, wobei eine  
Verbindungsleitung zwei Schaltungseinheiten (10, 20)  
miteinander verbindet, **dadurch gekennzeichnet**, daß zwei  
separate Optokoppler (311, 312) pro bidirektionaler  
Verbindungsleitung CTL[0:1], D[0:7] vorgesehen sind, und daß  
10 eine Steuereinheit (33) vorgesehen ist, die in Abhängigkeit  
von Steuersignalen, ausgegeben von einer der beiden  
Schaltungseinheiten (10, 20), Schaltsignale (EN,  $\overline{EN}$ ) erzeugt,  
die einen der beiden Optokoppler (311, 312) aktivieren und den  
anderen deaktivieren, für eine Übertragung von Signalen über  
15 die zugehörige Verbindungsleitung (CTL[0:1], D[0:7]) in eine  
Richtung.
2. Galvanische Isoliervorrichtung mit Optokoppler, wobei eine  
Verbindungsleitung (CTL[0:1], D[0:7]) zwei Schaltungseinheiten  
20 (10, 20) miteinander verbindet, **dadurch gekennzeichnet**, daß  
pro bidirektionaler Verbindungsleitung (CTL[0:1], D[0:7]) ein  
Optokoppler vorgesehen ist, der für beide Richtungen der  
Signalübertragung über die zugehörige Verbindungsleitung  
genutzt wird, wobei eine Steuereinheit (33) vorgesehen ist,  
die in Abhängigkeit von Steuersignalen, ausgegeben von einer  
der beiden Schaltungseinheiten (10, 20) Schaltsignale (EN,  $\overline{EN}$ )  
erzeugt, die die Wirkrichtung des Optokopplers in Bezug auf  
die zugehörige Verbindungsleitung (CTL[0:1], D[0:7])  
umschaltet, für eine Übertragung von Signalen über die  
30 zugehörige Verbindungsleitung in einer Richtung.
3. Galvanische Isoliervorrichtung nach Anspruch 1 oder 2,  
wobei die bidirektionalen Verbindungsleitungen (CTL [0:1], D

[0:7]) entweder Datenleitungen (D [0:7] oder Steuerleitungen (CTL [0:1]) betreffen.

4. Galvanische Isoliervorrichtung nach einem der Ansprüche 1  
5 bis 3, wobei die Schaltungseinheiten (10, 20) die über die Verbindungsleitungen miteinander verbunden werden, die Schaltungsblöcke Data-Link-Layer-Block (10) und Physical-Layer-Block (20) einer Verbindungsschnittstelle, insbesondere IEEE 1394-Busschnittstelle, betreffen.

10

5. Galvanische Isoliervorrichtung nach Anspruch 4, wobei die jeweilige Steuereinheit (33) die Steuersignale auf den beiden Steuerleitungen (CTL [0:1]) des Verbindungsbusses zwischen Data-Link-Layer-Block (10) und Physical-Layer-Block (20) gemäß  
15 IEEE 1394-Standard auswertet.

6. Galvanische Isoliervorrichtung nach einem der Ansprüche 1 bis 5, wobei zur Umschaltung zwischen den Optokopplern oder zur Umschaltung der Wirkrichtung des einen Optokopplers  
20 Tristate-Treiber (32) verwendet werden, die von der Steuereinheit (33) in entsprechende Zustände geschaltet werden.

### Zusammenfassung

- 5 Es wird eine galvanische Isoliervorrichtung für bidirektionale Verbindungsleitungen (CTL[0:1], D[0:7]) vorgeschlagen, die zuverlässig bei hohen Frequenzen arbeitet und leicht auf einem Chip integriert werden kann.
- 10 Gemäß einer ersten Ausführungsform werden zur galvanischen Trennung zwei separate Optokoppler (311, 312) pro bidirektionaler Verbindungsleitung vorgesehen. Eine
- 15 Steuereinheit (33) wertet die Steuersignale aus, die von einer der beiden Schaltungseinheiten (10, 20) ausgegeben werden und aktiviert daraufhin einen der beiden Optokoppler während der andere gleichzeitig deaktiviert wird um so eine Übertragung von Signalen über die zugehörige Verbindungsleitung in eine Richtung zu erlauben.
- 20 In einer zweiten Ausführungsform der Erfindung wird nur ein einziger Optokoppler pro bidirektionaler Verbindungsleitung vorgesehen. Die Steuereinheit (33) ist auch bei dieser Lösung vorgesehen, nur schaltet sie hier über entsprechende
- Schaltungskomponenten (32) die Wirkrichtung des Optokopplers um, so daß erneut wieder eine Übertragung von Signalen über die zugehörige Verbindungsleitung in eine Richtung erreicht wird.

Fig. 3

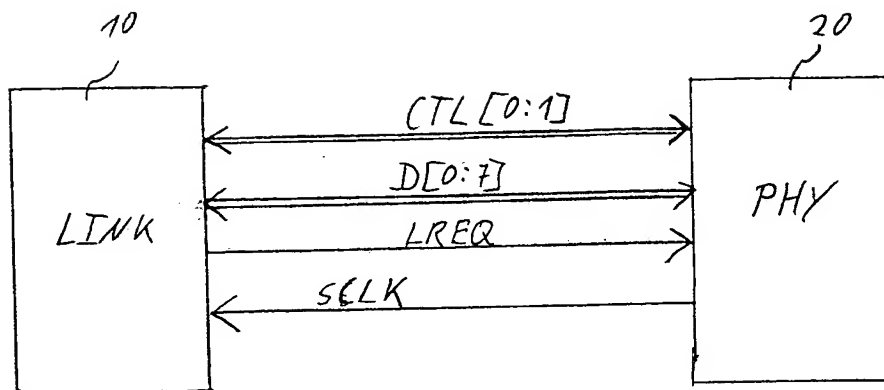


Fig. 1

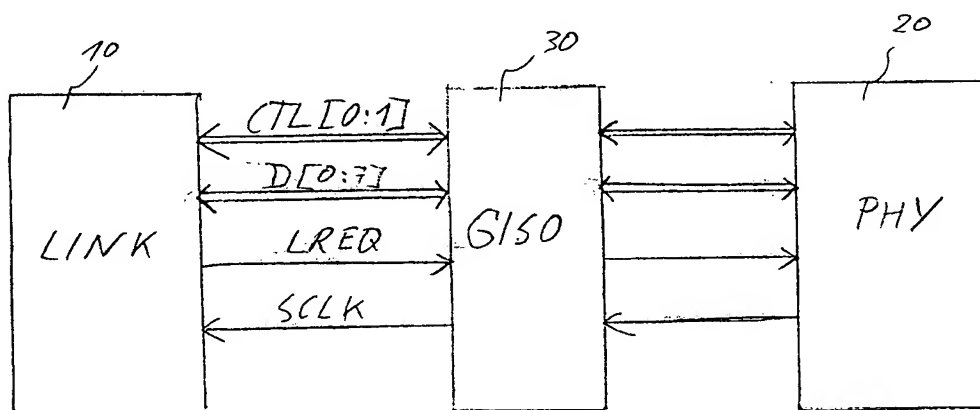


Fig. 2



LINK

PHY

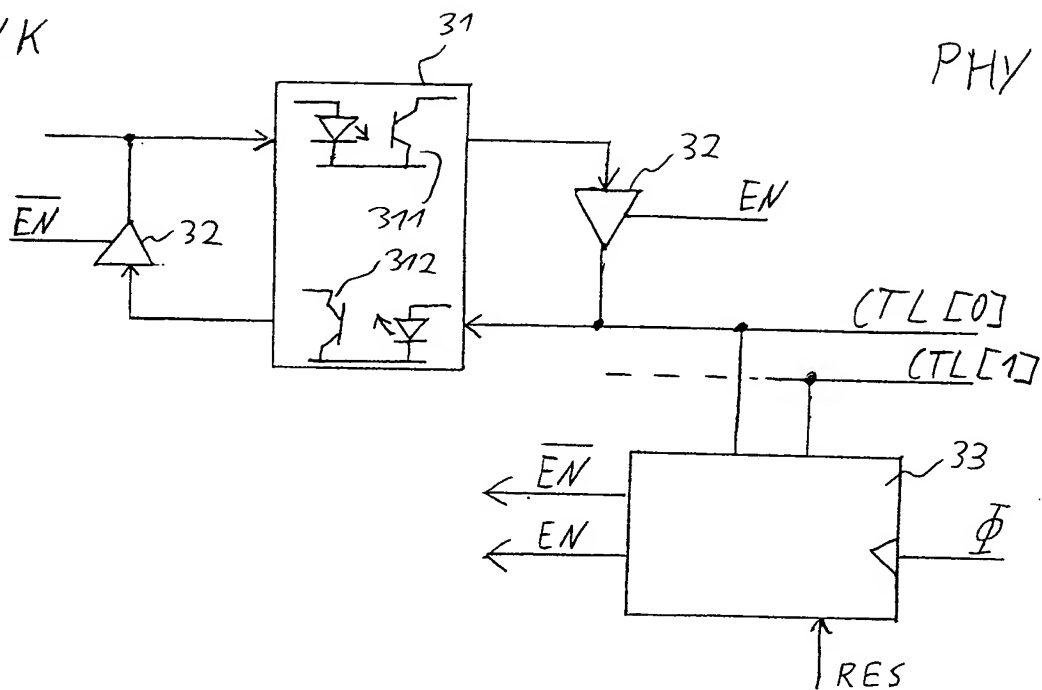


Fig. 3

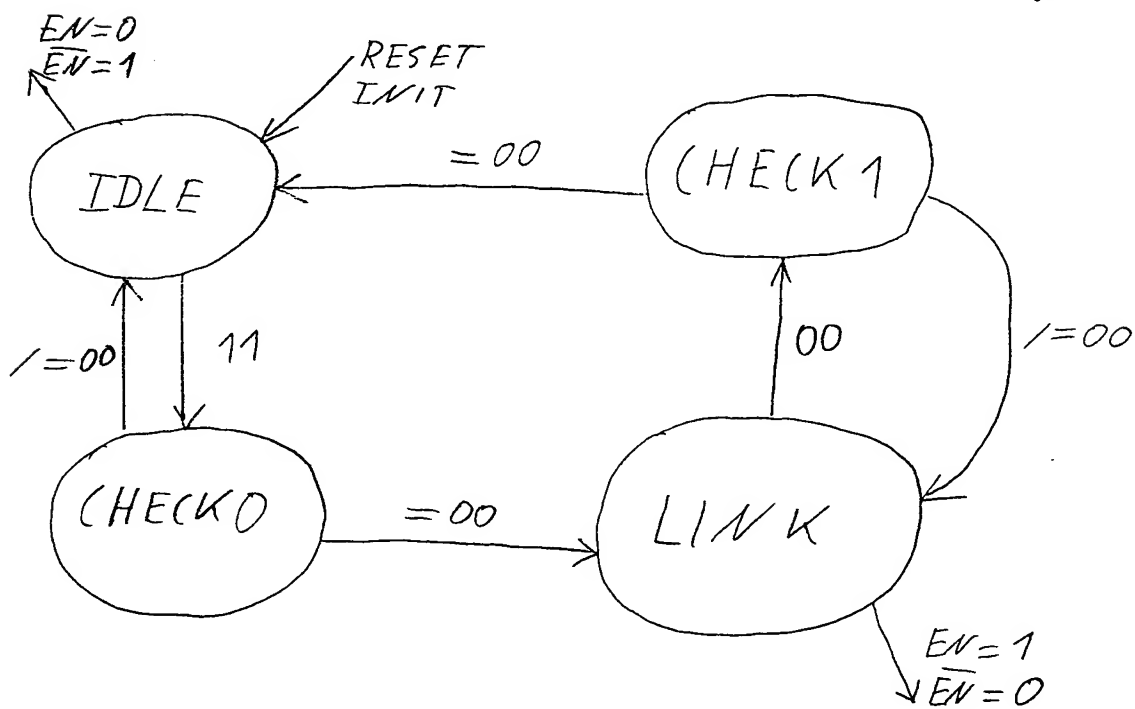


Fig. 4

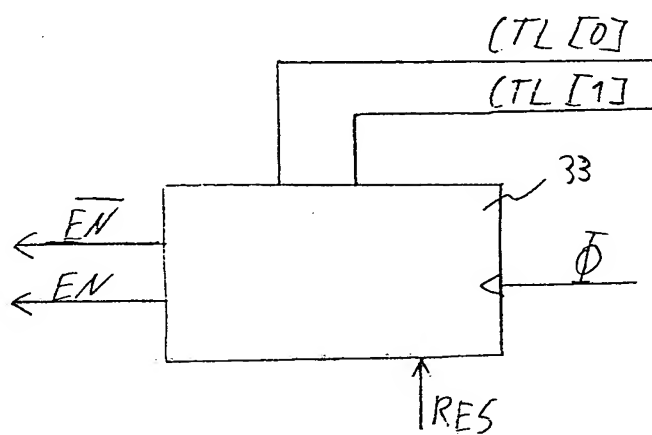
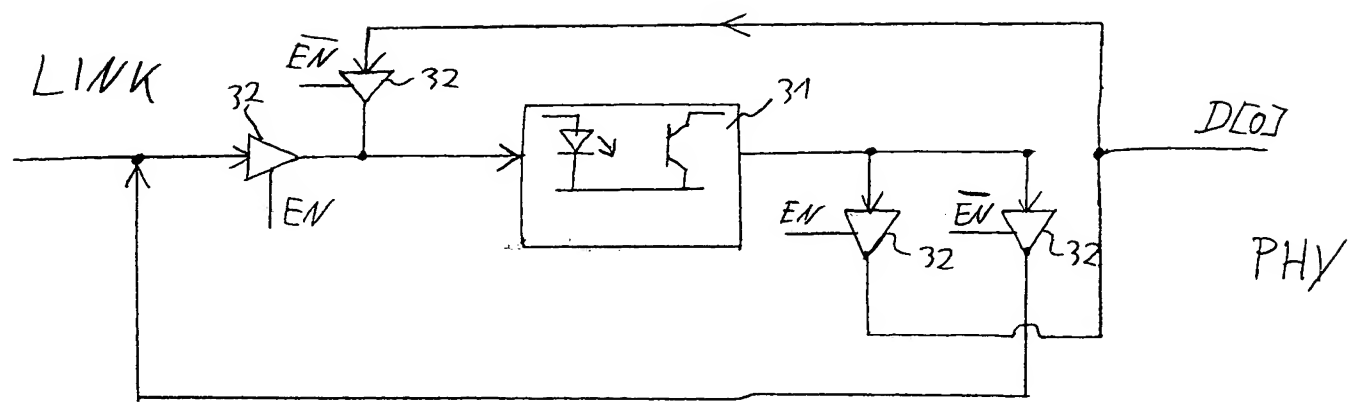


Fig. 5